

Certificate of Mailing

I hereby certify that this correspondence is being deposited with the United States Postal Service on the date shown below with sufficient postage as first class mail in an envelope addressed to the: Assistant Commissioner for Patents, Washington, D.C. 20231.

Date: March 11, 2002

S. McVean
S. McVean

COPY OF PAPERS
ORIGINALLY FILED



PATENT
36856.607

IN THE UNITED STATES PATENT AND TRADEMARK OFFICE

In re application of: Ryo TATSUMI et al. Serial No.: 10/066,715 Filing Date: February 6, 2002 For: MIXER AND CONVERTER USING SAME	Art Unit: 3651 Examiner: Unknown RECEIVED MAR 25
---	--

TRANSMITTAL OF PRIORITY DOCUMENTS

GROUP

ASSISTANT COMMISSIONER FOR PATENTS
Washington, D.C. 20231

Dear Sir:

Enclosed herewith is a certified copy of Japanese Patent Application Nos. 2001-065286 filed March 8, 2001, 2001-250631 filed August 21, 2001 and from which priority is claimed under 35 U.S.C. 119 and Rule 55b. Acknowledgement of the priority documents is respectfully requested to ensure that the subject information appears on the printed patent.

Date: March 11, 2002

Respectfully submitted,

Joseph R. Keating
Attorneys for Applicant(s)

Joseph R. Keating
Registration No. 37,368

Christopher A. Bennett
Registration No. 46,710

KEATING & BENNETT LLP
10400 Eaton Place, Suite 312
(703) 385-5200



日本国特許庁
JAPAN PATENT OFFICE

別紙添付の書類に記載されている事項は下記の出願書類に記載されて
いる事項と同一であることを証明する。

This is to certify that the annexed is a true copy of the following application as filed
with this Office

出願年月日
Date of Application:

2001年 3月 8日

出願番号
Application Number:

特願2001-065286

ST.10/C]:

[JP2001-065286]

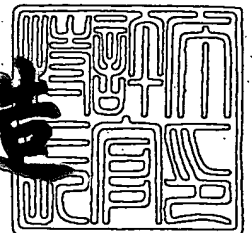
出願人
Applicant(s):

株式会社村田製作所

CERTIFIED COPY OF
PRIORITY DOCUMENT

2002年 1月22日

特許庁長官
Commissioner,
Japan Patent Office



【書類名】 特許願

【整理番号】 30-1263

【提出日】 平成13年 3月 8日

【あて先】 特許庁長官殿

【国際特許分類】 H03D 7/14
H01P 7/08

【発明者】

【住所又は居所】 京都府長岡京市天神二丁目26番10号 株式会社村
田製作所内

【氏名】 辰巳 龍

【発明者】

【住所又は居所】 京都府長岡京市天神二丁目26番10号 株式会社村
田製作所内

【氏名】 松本 充弘

【発明者】

【住所又は居所】 京都府長岡京市天神二丁目26番10号 株式会社村
田製作所内

【氏名】 坂東 知哉

【特許出願人】

【識別番号】 000006231

【住所又は居所】 京都府長岡京市天神二丁目26番10号

【氏名又は名称】 株式会社村田製作所

【代表者】 村田 泰隆

【電話番号】 075-955-6731

【手数料の表示】

【予納台帳番号】 005304

【納付金額】 21,000円

【提出物件の目録】

【物件名】 明細書 1



特 2 0 0 1 - 0 6 5 2 8 6

【物件名】	図面	1
【物件名】	要約書	1
【プルーフの要否】	要	

【書類名】 明細書

【発明の名称】 ミキサ及びそれを用いたコンバータ

【特許請求の範囲】

【請求項 1】 一端が短絡され、他端が平衡端子となる 2 つの平衡線路、及び一端が開放され、他端が不平衡端子となる不平衡線路を有するバランと、該バランの平衡線路の平衡端子に接続される一対のミキサダイオードと、前記バランの不平衡線路の不平衡端子に接続される L O ポートと、前記ミキサダイオードの接続点に高域通過フィルタを介して接続される R F ポートと、前記ミキサダイオードの接続点に低域通過フィルタを介して接続される I F ポートとを備え、

前記バラン、ミキサダイオード、高域通過フィルタ、及び低域通過フィルタが、セラミックスからなる複数のシート層を積層してなるセラミック多層基板に複合化されるとともに、

前記 L O ポート、R F ポート、及び I F ポートとなる外部端子が、グランドとなる外部端子を挟んで、前記セラミック多層基板の側面に設けられることを特徴とするミキサ。

【請求項 2】 前記バランを構成する平衡線路及び不平衡線路が、ストリップライン電極で形成されるとともに、前記セラミック多層基板の積層方向に対して下部に配置されることを特徴とする請求項 1 に記載のミキサ。

【請求項 3】 前記高域通過フィルタあるいは低域通過フィルタを構成するコンデンサが、コンデンサ電極で形成されるとともに、前記ストリップ電極とグランド電極を挟んで前記セラミック多層基板の積層方向に対して上部に配置されることを特徴とする請求項 2 に記載のミキサ。

【請求項 4】 請求項 1 乃至請求項 3 のいずれかに記載のミキサと、前記ミキサの R F ポートに接続された R F 増幅部と、前記ミキサの L O ポートに接続された P L L 発振部と、前記ミキサの I F ポートに接続された中間周波増幅部とを備えたことを特徴とするコンバータ。

【発明の詳細な説明】

【 0 0 0 1 】

【発明の属する技術分野】

本発明は、ミキサ及びそれを用いたコンバータに関し、例えば、マイクロ波帯を使用した通信機において、R F 信号と I F 信号との周波数変換に使用されるミキサ及びそれを用いたコンバータに関する。

【 0 0 0 2 】

【従来の技術】

従来から、無線通信を行う通信機においては、後段の回路において扱いの容易な I F (intermediate frequency) 信号を生成するために、R F (radio frequency) 信号と L O (local oscillation) 信号とを混合するミキサが使用されている。このようなミキサとしては、簡単な回路構成で L O 信号の出力側への漏洩を効率的に低減可能なシングルバランスドミキサやダブルバランスドミキサが一般に広く利用されている。

【 0 0 0 3 】

図 7 は、一般的なシングルバランスドミキサの回路図である。シングルバランスドミキサ 5 0 は、L O 信号を入力する L O ポート 5 1、R F 信号を入力する R F ポート 5 2、I F 信号を出力する I F ポート 5 3、不平衡信号を平衡信号に変換するバラン 5 4、ミキサダイオード 5 5、5 6、L O 信号及び I F 信号が阻止され R F 信号のみが通過する高域通過フィルタ 5 7、L O 信号及び R F 信号が阻止され I F 信号のみが通過する低域通過フィルタ 5 8 を備える。L O ポート 5 1 より入力された L O 信号は、バラン 5 4 によって平衡信号に変換され、バラン 5 4 とミキサダイオード 5 5 との接続点、バラン 5 4 とミキサダイオード 5 6 との接続点に加わり、ミキサダイオード 5 5、5 6 を駆動する。R F ポート 5 2 より入力された R F 信号は、高域通過フィルタ 5 7 を通ってミキサダイオード 5 5、5 6 に加わり、ミキサダイオード 5 5、5 6 で発生する I F 信号は、低域通過フィルタ 5 8 を通って I F ポート 5 3 より出力される。

【 0 0 0 4 】

そして、図示していないが、一般的にはこのようなシングルバランスドミキサ 5 0 をマイクロ波帯で実現する場合は、バラン 5 4 をマイクロストリップラインで基板の同一平面上に形成したものなどが用いられている。

【 0 0 0 5 】

【発明が解決しようとする課題】

ところが、上記従来のミキサによれば、バランをマイクロストリップラインで形成することにより、平面回路化は可能であるが、その形状から場所をとり小型化には向かないといった問題があった。

【0006】

本発明は、このような問題点を解決するためになされたものであり、特性の劣化を防ぐとともに、小型化が可能なミキサ及びそれを用いたコンバータを提供することを目的とする。

【0007】

【課題を解決するための手段】

上述する問題点を解決するため本発明のミキサは、一端が短絡され、他端が平衡端子となる2つの平衡線路、及び一端が開放され、他端が不平衡端子となる不平衡線路を有するバランと、該バランの平衡線路の平衡端子に接続される一対のミキサダイオードと、前記バランの不平衡線路の不平衡端子に接続されるL Oポートと、前記ミキサダイオードの接続点に高域通過フィルタを介して接続されるR Fポートと、前記ミキサダイオードの接続点に低域通過フィルタを介して接続されるI Fポートとを備え、前記バラン、ミキサダイオード、高域通過フィルタ、及び低域通過フィルタが、セラミックスからなる複数のシート層を積層してなるセラミック多層基板に一体化されるとともに、前記L Oポート、R Fポート、及びI Fポートとなる外部端子が、グランドとなる外部端子を挟んで、前記セラミック多層基板の側面に設けられることを特徴とする。

【0008】

また、本発明のミキサは、前記バランを構成する平衡線路及び不平衡線路が、ストリップライン電極で形成されるとともに、前記セラミック多層基板の積層方向に対して下部に配置されることを特徴とする

また、本発明のミキサは、前記高域通過フィルタあるいは低域通過フィルタを構成するコンデンサが、コンデンサ電極で形成されるとともに、前記ストリップ電極とグランド電極を挟んで前記セラミック多層基板の積層方向に対して上部に配置されることを特徴とする。

【 0 0 0 9 】

本発明のコンバータは、上述のミキサと、前記ミキサの R F ポートに接続された R F 増幅部と、前記ミキサの L O ポートに接続された P L L 発振部と、前記ミキサの I F ポートに接続された中間周波増幅部とを備えたことを特徴とする。

【 0 0 1 0 】

本発明のミキサによれば、L O ポート、R F ポート、及び I F ポートとなる外部端子が、グランドとなる外部端子を挟んで、セラミック多層基板の側面に設けられるため、L O ポート、R F ポート、及び I F ポートとなる外部端子間の干渉を抑え、低損失化を図ることができる。

【 0 0 1 1 】

本発明のコンバータによれば、低損失化が可能なミキサを備えているため、コンバータの低損失化が可能となる。

【 0 0 1 2 】

【 発明の実施の形態 】

以下、図面を参照して本発明の実施例を説明する。

図 1 は、本発明のミキサに係る一実施例の回路図である。ミキサ 1 0 は、シングルバランスドミキサであり、L O 信号を入力する L O ポート 1 1、R F 信号を入力する R F ポート 1 2、I F 信号を出力する I F ポート 1 3、不平衡信号を平衡信号に変換するバラン 1 4、直流接続された一対のミキサダイオード 1 5、1 6、L O 信号及び I F 信号が阻止され R F 信号のみが通過する高域通過フィルタ 1 7、L O 信号及び R F 信号が阻止され I F 信号のみが通過する低域通過フィルタ 1 8 を備える。

【 0 0 1 3 】

バラン 1 4 は、平衡線路 1 4 a、1 4 b 及び不平衡線路 1 4 c を備える。平衡線路 1 4 a、1 4 b の一端は短絡され、平衡線路 1 4 a の平衡端子となる他端は一方のミキサダイオード 1 5 のアノード、平衡線路 1 4 b の平衡端子となる他端は他方のミキサダイオード 1 6 のカソードにそれぞれ接続される。不平衡線路 1 4 c の一端は開放され、不平衡線路 1 4 c の不平衡端子となる他端は L O ポート 1 1 に接続される。

【0014】

高域通過フィルタ17は、インダクタL1及びコンデンサC1、C2を備える。コンデンサC1、C2は直列接続され、その接続点はインダクタL1を介してグラウンドに接続される。また、コンデンサC1は一对のミキサダイオード15、16の接続点に接続され、コンデンサC2はRFポート12に接続される。

【0015】

低域通過フィルタ18は、インダクタL2、L3及びコンデンサC3を備える。インダクタL2、L3は直列接続され、その接続点はコンデンサC3を介してグラウンドに接続される。また、インダクタL2は一对のミキサダイオード15、16の接続点に接続され、インダクタL3はIFポート13に接続される。

【0016】

そして、ミキサダイオード15、16は、非線形抵抗を利用してRF信号及びLO信号を混合して周波数変換するものである。すなわち、バラン14によって平衡信号に変換されたLO信号と、RFポート12より高域通過フィルタ17を介して入力されたRF信号とが混合された後、IF信号として低域通過フィルタ18を介してIFポート13より出力される。

【0017】

図2は、図1のミキサの一部分解透視斜視図である。ミキサ10は、バラン14の平衡線路14a、14b及び不平衡線路14cを形成するストリップライン電極（図示せず）、高域通過フィルタ17のインダクタL1及びコンデンサC1、C2を形成するストリップライン電極、コンデンサ電極及びグラウンド電極（図示せず）、並びに低域通過フィルタ18のコンデンサC3を形成するコンデンサ電極及びグラウンド電極（図示せず）を内蔵したセラミック多層基板19を備える。

【0018】

セラミック多層基板19の上面には、ミキサダイオード15、16及び低域通過フィルタ18のインダクタL2、L3が搭載される。また、セラミック多層基板19の側面から下面に架けて外部端子T1～T8が設けられる。

【0019】

この際、外部端子T 1, T 3, T 6はI Fポート1 3、R Fポート1 2及びL Oポート1 1となり、外部端子T 2, T 4, T 5, T 7, T 8はグランドとなる。この配置により、I Fポート1 3となる外部端子T 1とR Fポート1 2となる外部端子T 3とがグランドとなる外部端子T 2を、R Fポート1 2となる外部端子T 3とL Oポート1 1となる外部端子T 6とがグランドとなる外部端子T 4, T 5を、L Oポート1 1となる外部端子T 6とI Fポート1 3となる外部端子T 1とがグランドとなる外部端子T 7, T 8をそれぞれ挟んで、セラミック多層基板1 9の側面から下面に架けて設けられることになる。

【0 0 2 0】

図3 (a)～図3 (f) 及び図4 (a)～図4 (d) は、図2のミキサのセラミック多層基板を構成する各シート層の上面図、図4 (e) は、図4 (d) の下面図である。セラミック多層基板1 9は、酸化バリウム、酸化アルミニウム、シリカを主成分とするセラミックスからなる第1～第1 1のシート層1 9 a～1 9 jを上から順次積層し、1 0 0 0℃以下の焼成温度で焼成した後、上下を逆にするにより完成する。すなわち、第1 0のシート層1 9 jがセラミック多層基板1 9の最上層となり、第1のシート層1 9 aがセラミック多層基板1 9の最下層となる。

【0 0 2 1】

第1のシート層1 9 aの上面には、外部端子T 1～T 8が形成される。また、第2、第7及び第9のシート層1 9 b, 1 9 g, 1 9 iの上面には、グランド電極G p 1～G p 3がそれぞれ形成される。

【0 0 2 2】

さらに、第4及び第5のシート層1 9 d, 1 9 eの上面には、ストリップライン電極S p 1～S p 5がそれぞれ形成される。また、第6～第9のシート層1 9 f～1 9 iの上面には、コンデンサ電極C p 1～C p 7がそれぞれ形成される。

【0 0 2 3】

さらに、第3及び第1 0のシート層1 9 c, 1 9 jの上面には、配線L 1, L 2がそれぞれ形成される。また、第1 0のシート層の下面(図4 (e)、1 9 j u)には、ミキサダイオード1 5, 1 6及び低域通過フィルタ1 8のインダクタ

L 2, L 3 を搭載するための実装電極 L a が形成される。さらに、第 2 ～第 1 0 のシート層 1 9 b ～1 9 j には、それぞれのシート層 1 9 b ～1 9 j を貫通するように複数のビアホール電極 V h が形成される。

【 0 0 2 4 】

そして、バラン 1 4 の平衡線路 1 4 a, 1 4 b がストリップライン電極 S p 3、S p 4 で、不平衡線路 1 4 c がストリップライン電極 S p 1 でそれぞれ形成される。また、高域通過フィルタ 1 7 のインダクタ L 1 がストリップライン電極 S p 2, S p 5 で形成される。

【 0 0 2 5 】

さらに、高域通過フィルタ 1 7 のコンデンサ C 1 がコンデンサ電極 C p 1, C p 3, C p 5, C p 7 で、コンデンサ C 2 がコンデンサ電極 C p 1, C p 2, C p 5, C p 6 でそれぞれ形成される。また、低域通過フィルタ 1 8 のコンデンサ C 3 が、コンデンサ電極 C p 4、グランド電極 G p 2, G p 3 で形成される。

【 0 0 2 6 】

なお、各電極及び配線は、シート層 1 9 b ～1 9 j を貫通するビアホール電極 V h で接続される。

【 0 0 2 7 】

以上のような構造で、バラン 1 4 の平衡線路 1 4 a, 1 4 b 及び不平衡線路 1 4 c を構成するストリップライン電極 S p 3, S p 4, S p 1 が、セラミック多層基板 1 9 の積層方向に対して下部に配置される。また、低域通過フィルタ 1 8 のコンデンサ C 3 を形成するコンデンサ電極 C p 4 が、ストリップライン電極 S p 3, S p 4, S p 1 とグランド電極 G p 2 を挟んでセラミック多層基板 1 9 の積層方向に対して上部に配置される。

【 0 0 2 8 】

図 5 は、図 2 のミキサの周波数特性である。この図は、ミキサ 1 0 の R F ポート 1 2 と I F ポート 1 3 との間のアイソレーションを示したものである。

【 0 0 2 9 】

この図から、I F 信号の周波数 5 0 M H z での R F ポート 1 2 と I F ポート 1 3 との間の減衰量が約 - 9 0 (d B)、R F 信号の周波数 2 G H z での R F ポー

ト 1 2 と I F ポート 1 3 との間の減衰量が約 - 4 0 (d B) であることが解る。これは、R F ポート 1 2 と I F ポート 1 3 とを電氣的に分離して、互いの周波数帯域で干渉し合うのを防止できていることを示している。

【 0 0 3 0 】

上述した実施例のミキサによれば、L O ポート、R F ポート、及び I F ポートとなる外部端子が、グランドとなる外部端子を挟んで、セラミック多層基板の側面から下面に架けて設けられるため、L O ポート、R F ポート、及び I F ポートとなる外部端子間の干渉を抑え、低損失化を図ることができる。

【 0 0 3 1 】

また、ミキサを構成するバラン、ミキサダイオード、高域通過フィルタ、及び低域通過フィルタが、セラミックスからなる複数のシート層を積層してなるセラミック多層基板に一体化されるため、小型化が可能となる。

【 0 0 3 2 】

さらに、バランを構成する平衡線路及び不平衡線路が、セラミック多層基板の積層方向に対して下部に配置されるため、グランドとの距離が狭くなり、グランド寄生インダクタンス成分が抑制される。その結果、バランの平衡線路と不平衡線路との間の位相差をより理想的なものに近づけることができる。

【 0 0 3 3 】

また、低域通過フィルタを構成するコンデンサが、バランの平衡線路及び不平衡線路を構成するストリップ電極とグランド電極を挟んでセラミック多層基板の積層方向に対して上部に配置されるため、コンデンサがセラミック多層基板の下部に配置されるグランドから離される。その結果、浮遊容量が小さくなり、アイソレーションを向上させることができる。

【 0 0 3 4 】

図 6 は、本発明のコンバータに係る一実施例の基本構成を示すブロック図である。受信コンバータ 2 0 は、ミキサ 2 1 と、R F 増幅部 2 2 と、P L L 発振部 2 3 と、中間周波増幅部 2 4 とを備える。

【 0 0 3 5 】

ミキサ 2 1 の R F ポート 2 5 は R F 増幅部 2 2 の出力に接続され、L O ポート

26はPLL発振部23の出力に接続され、IFポート27は中間周波増幅部24に接続されている。

【0036】

そして、このような受信コンバータにおけるミキサ21に上述の実施例で示したミキサ10を用いるものである。

【0037】

上述した受信コンバータによれば、低損失化が可能なミキサを備えているため、コンバータの低損失化が可能となる。

【0038】

なお、上述の実施例のミキサでは、2つのダイオードをセラミック多層基板に搭載する場合について説明したが、2つのダイオードが1つにパッケージングされた半導体素子を用いても同様の効果が得られる。

【0039】

また、上述の実施例のコンバータでは、受信コンバータを例に説明したが、送信コンバータであっても同様な効果が得られる。

【0040】

【発明の効果】

本発明のミキサによれば、LOポート、RFポート、及びIFポートとなる外部端子が、グランドとなる外部端子を挟んで、セラミック多層基板の側面から下面に架けて設けられるため、LOポート、RFポート、及びIFポートとなる外部端子間の干渉を抑え、低損失化を図ることができる。

【0041】

また、ミキサを構成するバラン、ミキサダイオード、高域通過フィルタ、及び低域通過フィルタが、セラミックスからなる複数のシート層を積層してなるセラミック多層基板に一体化されるため、小型化が可能となる。

【0042】

さらに、バランを構成する平衡線路及び不平衡線路が、セラミック多層基板の積層方向に対して下部に配置されるため、グランドとの距離が狭くなり、グランド寄生インダクタンス成分が抑制される。その結果、バランの平衡線路と不平衡

線路との間の位相差をより理想的なものに近づけることができる。

【0043】

また、低域通過フィルタを構成するコンデンサが、バランの平衡線路及び不平衡線路を構成するストリップ電極とグランド電極を挟んでセラミック多層基板の積層方向に対して上部に配置されるため、コンデンサがセラミック多層基板の下部に配置されるグランドから離される。その結果、浮遊容量が小さくなり、アイソレーションを向上させることができる。

【0044】

本発明のコンバータによれば、低損失化が可能なミキサを備えているため、コンバータの低損失化が可能となる。

【図面の簡単な説明】

【図1】

本発明のミキサに係る一実施例の回路図である。

【図2】

図1のミキサの斜視図である。

【図3】

図2のミキサのセラミック多層基板を構成する(a)第1のシート層～(f)第6のシート層の上面図である。

【図4】

図2のミキサのセラミック多層基板を構成する(a)第7のシート層～(d)第10のシート層の上面図及び(e)第10のシート層の下面図である。

【図5】

図2のミキサの周波数特性である。

【図6】

本発明のコンバータに係る一実施例の基本構成を示すブロック図である。

【図7】

従来のミキサを示す回路図である。

【符号の説明】

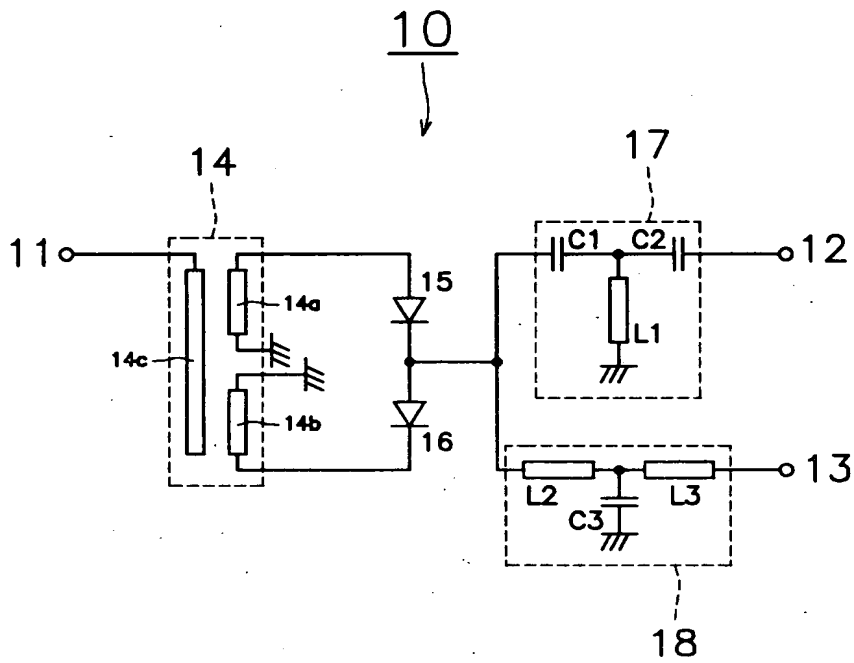
10, 21 ミキサ

- 1 1 LOポート
- 1 2 RFポート
- 1 3 IFポート
- 1 4 バラン
- 1 4 a, 1 4 b 平衡線路
- 1 4 c 不平衡線路
- 1 5, 1 6 ミキサダイオード
- 1 7 高域通過フィルタ
- 1 8 低域通過フィルタ
- 1 9 セラミック多層基板
- 1 9 a ~ 1 9 j シート層
- 2 0 コンバータ
- 2 2 RF増幅部
- 2 3 PLL発振部
- 2 4 中間周波増幅部
- C 1 ~ C 3 コンデンサ
- C p 1 ~ C p 7 コンデンサ電極
- G p 1 ~ G p 3 グランド電極
- L 1 ~ L 3 インダクタ
- S p 1 ~ S p 5 ストリップライン電極

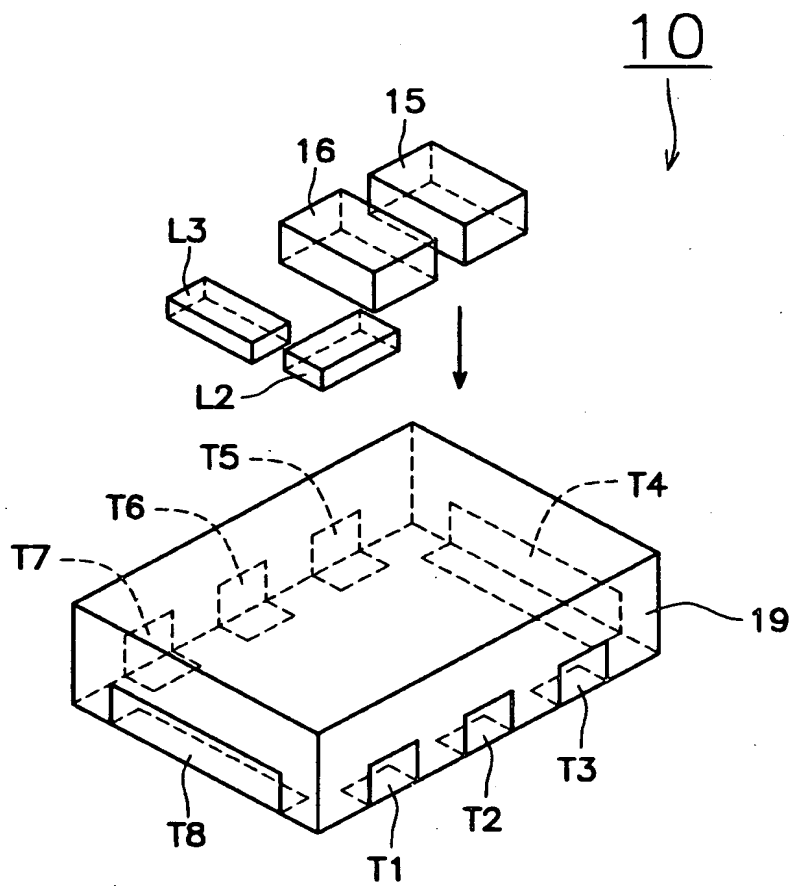
【書類名】

図面

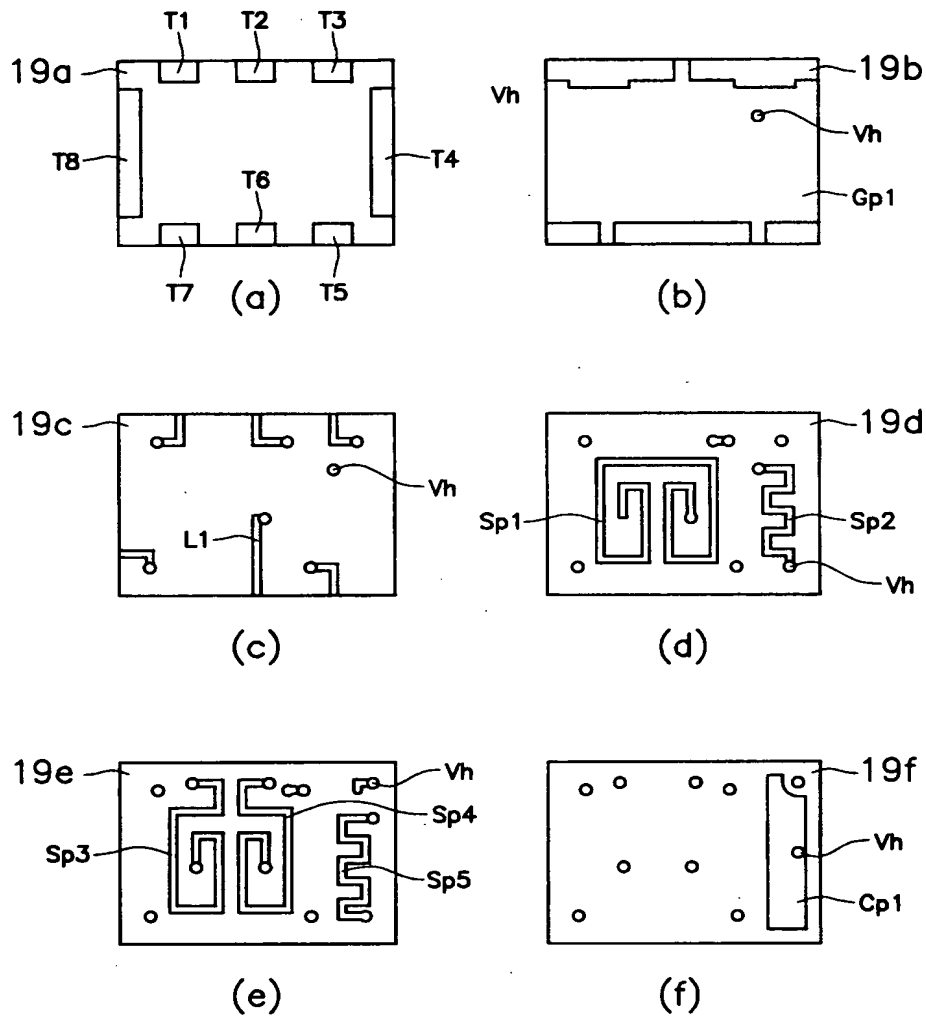
【図 1】



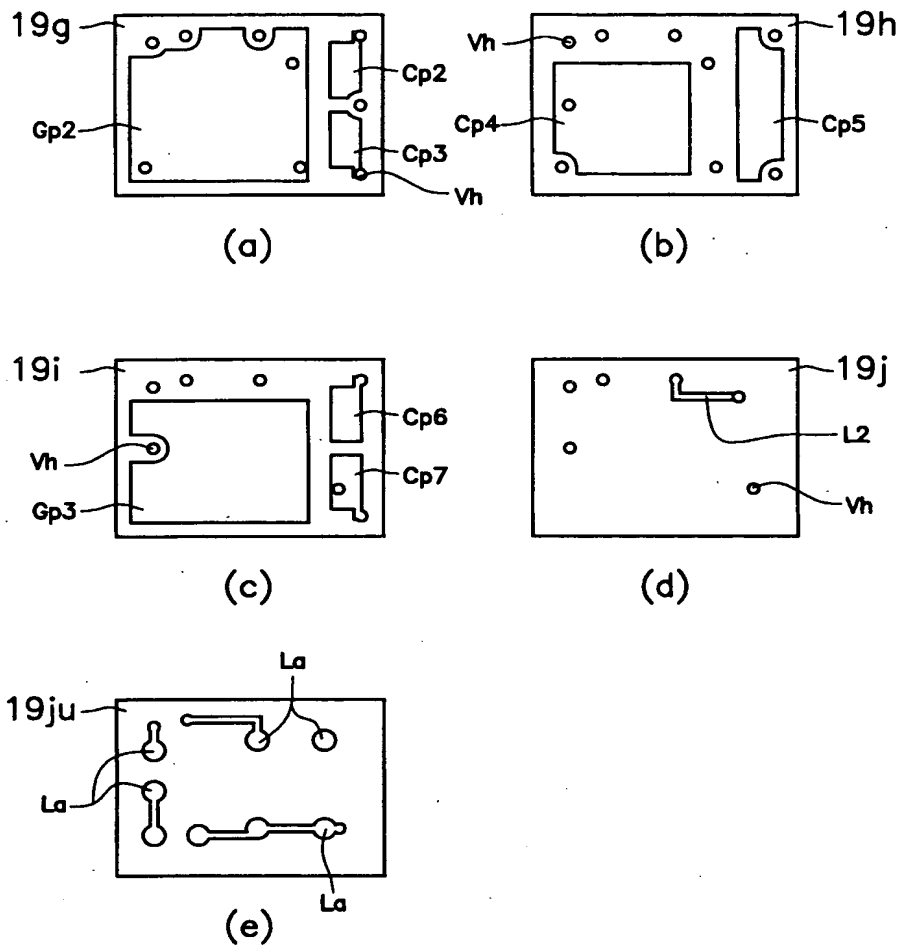
【図 2】



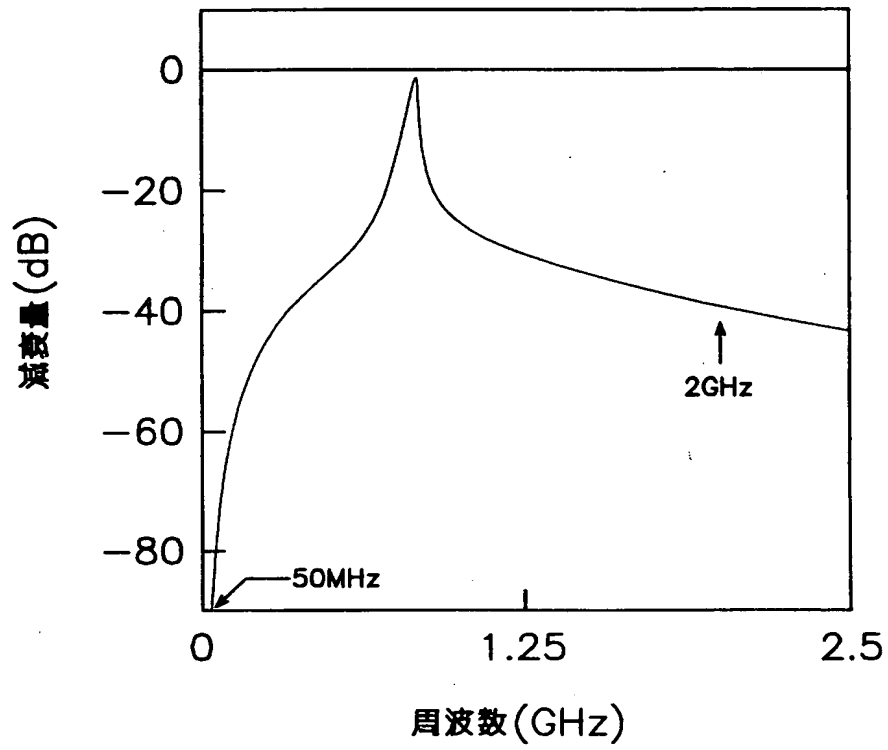
【図 3】



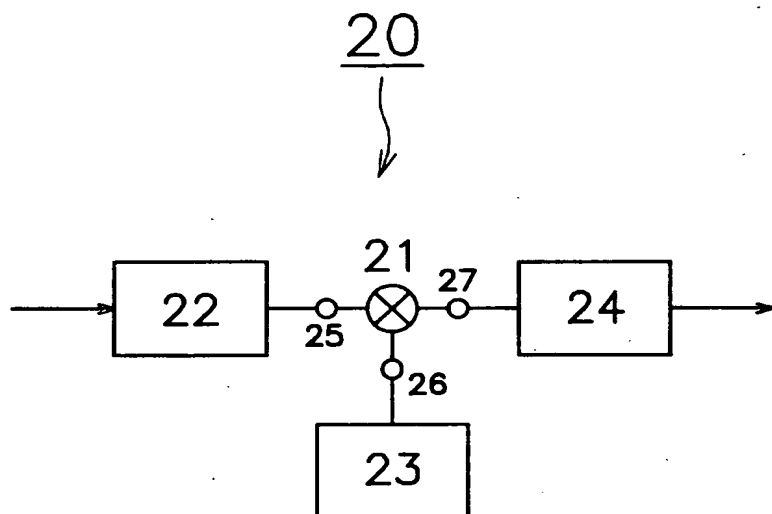
【図 4】



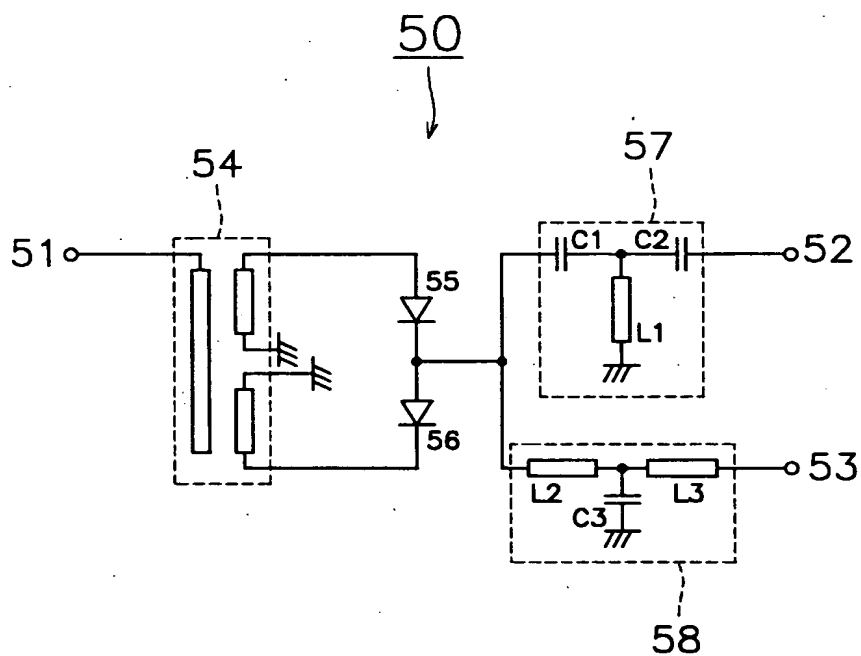
【図 5】



【図 6】



【図 7】



【書類名】 要約書

【要約】

【課題】 特性の劣化を防ぐとともに、小型化が可能なミキサ及びそれを用いたコンバータを提供する。

【解決手段】 ミキサ 1 0 は、シングルバランスドミキサであり、L O 信号を入力する L O ポート 1 1、R F 信号を入力する R F ポート 1 2、I F 信号を出力する I F ポート 1 3、不平衡信号を平衡信号に変換するバラン 1 4、直流接続された一対のミキサダイオード 1 5、1 6、L O 信号及び I F 信号が阻止され R F 信号のみが通過する高域通過フィルタ 1 7、L O 信号及び R F 信号が阻止され I F 信号のみが通過する低域通過フィルタ 1 8 を備える。

【選択図】 図 1

出 願 人 履 歴 情 報

識別番号 [000006231]

1. 変更年月日 1990年 8月28日

[変更理由] 新規登録

住 所 京都府長岡京市天神二丁目26番10号

氏 名 株式会社村田製作所